

UNIVERSIDAD NACIONAL AUTÓNOMA DE MÉXICO
FACULTAD DE INGENIERÍA



PROGRAMA DE ESTUDIO

DISEÑO DE SISTEMAS DIGITALES

1551

5°

11

Asignatura

Clave

Semestre

Créditos

Ingeniería Eléctrica

Ingeniería en Computación

Ingeniería en Computación

División

Departamento

Carrera en que se imparte

Asignatura:

Obligatoria

Optativa

Horas:

Teóricas

Prácticas

Total (horas):

Semana

16 Semanas

Aprobado:

Consejo Técnico de la Facultad

Consejo Académico del Área de las Ciencias

Físico Matemáticas y de las Ingenierías

Fecha:

25 de febrero, 17 de marzo y 16 de junio de 2005

11 de agosto de 2005

Modalidad: Curso, laboratorio.

Asignatura obligatoria antecedente: Ninguna.

Asignatura obligatoria consecuente: Microcomputadoras.

Objetivo(s) del curso:

El alumno conocerá la estructura interna de los bloques funcionales de lógica combinacional y secuencial para aplicarlos al diseño, modelado, programación y construcción de sistemas digitales; empleando herramientas modernas de software, lenguajes de descripción de hardware (HDL) y dispositivos lógicos programables (DLP).

Temario

NÚM.	NOMBRE	HORAS
1.	Introducción	2.0
2.	Circuitos combinacionales	15.0
3.	Circuitos secuenciales	15.0
4.	Técnicas de modelado para el diseño de sistemas digitales.	10.0
5.	Diseño de sistemas digitales utilizando dispositivos lógicos programables.	10.0
6.	Diseño de sistemas digitales utilizando memorias.	10.0
7.	Componentes básicos de un procesador.	10.0
	Prácticas de laboratorio	32.0
	Total	104.0



1 Introducción

Objetivo: El alumno comprenderá la importancia de los sistemas digitales.

Contenido:

- 1.1 ¿Qué son los sistemas digitales?
- 1.2 Importancia de los sistemas digitales
- 1.3 Ejemplos de sistemas digitales de uso cotidiano
- 1.4 Herramientas modernas para el desarrollo de sistemas digitales

2 Circuitos combinacionales

Objetivo: El alumno conocerá los componentes electrónicos básicos involucrados en los circuitos combinacionales, así como los bloques funcionales combinacionales más utilizados en el diseño de sistemas digitales tanto en descripción estructural como por comportamiento usando HDL.

Contenido:

- 2.1 Compuertas lógicas AND, OR, NOT, NAND, NOR, XOR, XNOR
- 2.2 Formas canónicas, estándar, mintérminos y maxtérminos
- 2.3 Minimización de funciones booleanas con mapas de Karnaugh y Quine-McCluskey
- 2.4 Circuitos integrados, familias lógicas
- 2.5 Interpretación de parámetros en las hojas de datos de las compuertas lógicas
- 2.6 Convenciones de lógica positiva y lógica negativa
- 2.7 Representación estructural y por comportamiento de las compuertas lógicas en algún lenguaje de descripción de hardware (HDL)
- 2.8 Implementación estructural y por comportamiento de Funciones Booleanas usando algún HDL
- 2.9 Universalidad de las compuertas NAND y NOR
- 2.10 Propiedades de la XOR y NXOR para la implementación de generadores y detectores de paridad
- 2.11 Análisis de tiempo en la implementación de funciones booleanas
- 2.12 Descripción estructural y por comportamiento, usando HDL, de los bloques combinacionales fundamentales: Medio sumador, sumador completo, sumador/restador de "n" bits, comparadores de "n" bits, sumadores BCD, multiplicadores de "NxM" bits, decodificadores, codificadores, decodificadores BCD – 7 SEG, multiplexores, demultiplexores
- 2.13 Dispositivos lógicos programables elementales: ROM, PLA, PAL
- 2.14 Implementación de funciones booleanas con decodificadores, multiplexores, ROM, PLA y PAL

3 Circuitos secuenciales

Objetivo: El alumno conocerá los componentes electrónicos básicos involucrados en los circuitos secuenciales, así como los bloques funcionales secuenciales más utilizados en el diseño de sistemas digitales tanto en descripción estructural como por comportamiento usando HDL.

Contenido:

- 3.1 Estructura y modelo de la máquina secuencial Mealy y Moore. Estado presente y estado siguiente, decodificación del estado siguiente, decodificación de salidas, elementos de memoria
- 3.2 Elementos de memoria Latches y Flip – Flops tipos RS, D, T, JK. Flip – Flop maestro – esclavo. Tablas características, tablas de excitación, ecuaciones características, diagramas de tiempo. Descripción estructural y por comportamiento usando lenguajes HDL.



- 3.3 Sistemas Secuenciales Síncronos vs. Sistemas Secuenciales Asíncronos
- 3.4 Descripción estructural y por comportamiento de los bloques secuenciales básicos: Registros de “n” bits entrada serial – salida serial, entrada serial – salida paralela, entrada paralela – salida serial, entrada paralela – salida paralela, registro universal. Contadores de “n” bits ascendente, descendente, anillo, módulo “m”, Johnson en versión síncrona y asíncrona

4 Técnicas de modelado para el diseño de sistemas digitales

Objetivo: El alumno conocerá y usará las herramientas de modelado que se utilizan para construir sistemas digitales, enfocándose principalmente en modelado por comportamiento.

Contenido:

- 4.1 Estructura de una máquina digital
- 4.2 Unidad de control alambrada
- 4.3 Unidad de control programada
- 4.4 Comparación entre la unidad de control alambrada y la unidad de control programada
- 4.5 Metodología de diseño de herramientas CAD – EDA (Diseño electrónico digital asistido por computadora)
- 4.6 Diseño arriba – abajo
- 4.7 Lenguaje de transferencia entre registros (RTL)
 - 4.7.1 Modelado de la arquitectura y la unidad de control
- 4.8 Diagramas de estados
- 4.9 Cartas ASM
- 4.10 Modelado estructural vs. comportamiento usando lenguajes de descripción de hardware (HDL)

5 Diseño de sistemas digitales utilizando dispositivos lógicos programables

Objetivo: El alumno usará las técnicas que le permitan diseñar sistemas digitales, utilizando dispositivos lógicos programables complejos.

Contenido:

- 5.1 Diseño de sistemas digitales utilizando CPLD's
 - 5.1.1 Arquitectura interna de un CPLD
 - 5.1.2 Tipos y arquitecturas de CPLD comerciales (EEPROM, SRAM , otros)
 - 5.1.3 Tipos y arquitecturas de FPGA's comerciales (EEPROM; SRAM; otros)
- 5.2 Tipos de lenguajes HDL (VHDL, Verilog HDL, AHDL, otros)
 - 5.2.1 CPLD's vs. FPGA's
- 5.3 Herramientas de software comerciales
 - 5.3.1 Captura del modelo
 - 5.3.2 Síntesis y compilación
 - 5.3.3 Simulación
 - 5.3.4 Depuración
 - 5.3.5 Programación y pruebas finales
- 5.4 Proyecto de diseño



6 Diseño de sistemas digitales utilizando memorias

Objetivo: El alumno diseñará unidades de control utilizando elementos de almacenamiento de información (Memorias)

Contenido:

- 6.1 Construcción de cartas ASM alambradas y programadas con memorias
- 6.2 Diseños utilizando memorias con direccionamiento por trayectoria
- 6.3 Diseños utilizando memorias con direccionamiento entrada-estado
- 6.4 Diseños utilizando memorias con direccionamiento implícito
- 6.5 Diseños utilizando memorias con direccionamiento de formato variable
- 6.6 Diseños utilizando memorias con direccionamiento usando secuenciadores
 - 6.6.1 Características de secuenciadores
 - 6.6.2 Programación de secuenciadores
 - 6.6.3 Presentación de una familia de secuenciadores
 - 6.6.4 Microinstrucciones
 - 6.6.5 Diseño de una arquitectura sencilla utilizando los conceptos anteriores
- 6.7 Proyecto de implementación del secuenciador estudiado

7 Componentes básicos de un procesador

Objetivo: El alumno conocerá y modelará los componentes principales de un procesador.

Contenido:

- 7.1 Estructura básica de un procesador
- 7.2 Unidad de control
- 7.3 Unidad de procesos aritméticos
- 7.4 Registros internos
- 7.5 Unidad de control de interrupciones

Bibliografía básica:

Temas para los que se recomienda

BROWN, Stephen; VRANESIC, Zvonko
Fundamentals of Digital Logic with VHDL Design
 2nd edition
 New York
 McGraw-Hill, 2005

Todos

BROWN, Stephen; VRANESIC, Zvonko
Fundamentals of Digital Logic with Verilog Design
 New York
 McGraw-Hill, 2003

Todos



MORRIS MANO, M.

Digital Design

3rd edition

U.S.A.

Prentice Hall, 2002

Todos

MARCOVITZ, Alan B.

Introduction to Logic Design

2nd edition

New York

McGraw-Hill, 2005

1,2,3,4

GIVONE, Donald D.

Digital Principles and Design

New York

McGraw-Hill, 2003

1,2,3,4

HAMACHER, Carl et al.

Organización de computadoras

5a edición

España

McGraw-Hill, 2003

7

Bibliografía complementaria:

CHÁVEZ RODRÍGUEZ, Norma Elva y VALERIANO ASSEM, Jorge

Manual de consulta "Entorno de diseño Max +Plus II"

Facultad de Ingeniería, UNAM

VALERIANO ASSEM, Jorge y CHÁVEZ RODRÍGUEZ, Norma Elva

Manual de consulta "Lenguaje de descripción de hardware Verilog"

Facultad de Ingeniería, UNAM

VALERIANO ASSEM Jorge y CHÁVEZ RODRÍGUEZ, Norma Elva

Manual de consulta "Lenguaje de descripción de hardware Vhdl"

Facultad de Ingeniería, UNAM

CHÁVEZ RODRÍGUEZ, Norma Elva y VALERIANO ASSEM, Jorge

Manual de consulta "Prácticas de diseño utilizando el entorno de Max+plus II"

Facultad de Ingeniería, UNAM

CHÁVEZ RODRÍGUEZ, Norma Elva y VALERIANO ASSEM, Jorge

Manual de consulta "Prácticas de dispositivos lógicos programables"

Facultad de Ingeniería, UNAM

**Sugerencias didácticas:**

Exposición oral	<input checked="" type="checkbox"/>
Exposición audiovisual	<input checked="" type="checkbox"/>
Ejercicios dentro de clase	<input checked="" type="checkbox"/>
Ejercicios fuera del aula	<input checked="" type="checkbox"/>
Seminarios	<input type="checkbox"/>

Lecturas obligatorias	<input checked="" type="checkbox"/>
Trabajos de investigación	<input checked="" type="checkbox"/>
Prácticas de taller o laboratorio	<input checked="" type="checkbox"/>
Prácticas de campo	<input type="checkbox"/>
Otras	<input type="checkbox"/>

Forma de evaluar:

Exámenes parciales	<input checked="" type="checkbox"/>
Exámenes finales	<input checked="" type="checkbox"/>
Trabajos y tareas fuera del aula	<input checked="" type="checkbox"/>

Participación en clase	<input checked="" type="checkbox"/>
Asistencias a prácticas	<input checked="" type="checkbox"/>
Otras	<input type="checkbox"/>

Perfil profesiográfico de quienes pueden impartir la asignatura

Profesionista preferentemente con grado de Maestro o Doctor, que trabajen el área de diseño digital empleando los lenguajes de descripción de hardware (HDL) de preferencia VHDL y Verilog, además de conocer con detalle las arquitecturas de los CPLD's y FPGA's. Es recomendable que el académico tenga publicaciones en el área.